

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-56355

(P2004-56355A)

(43) 公開日 平成16年2月19日(2004.2.19)

(51) Int.Cl. <sup>7</sup>	F I	テーマコード (参考)
H 0 3 H 3/08	H 0 3 H 3/08	5 J 0 9 7
H 0 1 L 41/09	H 0 3 H 9/145	C
H 0 1 L 41/18	H 0 1 L 41/22	Z
H 0 1 L 41/22	H 0 1 L 41/08	L
H 0 3 H 9/145	H 0 1 L 41/18	1 O 1 A
審査請求 未請求 請求項の数 9 O L (全 12 頁)		

(21) 出願番号	特願2002-209486 (P2002-209486)	(71) 出願人	000006231
(22) 出願日	平成14年7月18日 (2002.7.18)		株式会社村田製作所
			京都府長岡京市天神二丁目2番10号
		(74) 代理人	100085143
			弁理士 小柴 雅昭
		(72) 発明者	中川原 修
			京都府長岡京市天神二丁目2番10号
			株式会社村田製作所内
		Fターム(参考)	5J097 AA24 BB11 DD28 FF03 GG03
			GG04 HA02 KK09

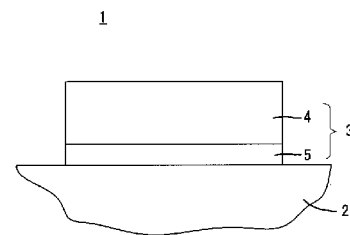
(54) 【発明の名称】 薄膜素子の製造方法

## (57) 【要約】

【課題】 圧電基板上に、蒸着法によって、Tiを主成分とする下地電極層を成膜し、次いで、Alを主成分とする主電極層を成膜することによって、主電極層の結晶性を向上させようとしたとき、圧電基板に与えられる電位によっては、Al電極層の結晶性に関して、なお一層の改善の余地があることがある。

【解決手段】 圧電基板2上に、蒸着法によって、下地電極層5および主電極層4を成膜するにあたって、圧電基板2をフロート電位にし、圧電基板2の表面電位を安定させる。

【選択図】 図1



## 【特許請求の範囲】

## 【請求項 1】

圧電基板と、前記圧電基板上に薄膜をもって形成された電極とを備え、前記電極は、Al を主成分とする主電極層と、前記主電極層と前記圧電基板との間に設けられる、前記主電極層の結晶性を向上させるための下地電極層とを備える、薄膜素子の製造方法であって、前記圧電基板を用意する工程と、

前記圧電基板上に、蒸着法によって、前記下地電極層および前記主電極層を順次成膜する工程と

を備え、

前記成膜工程において、前記圧電基板をフロート電位にすることを特徴とする、薄膜素子の製造方法。 10

## 【請求項 2】

当該薄膜素子が弾性表面波素子である、請求項 1 に記載の薄膜素子の製造方法。

## 【請求項 3】

前記圧電基板は、 $\text{LiNbO}_3$  または  $\text{LiTaO}_3$  の単結晶からなる、請求項 1 または 2 に記載の薄膜素子の製造方法。

## 【請求項 4】

前記下地電極層は、Ti を主成分として含む、請求項 1 ないし 3 のいずれかに記載の薄膜素子の製造方法。

## 【請求項 5】

前記成膜工程において、前記主電極層は、双晶構造を有するエピタキシャル膜となるように成膜される、請求項 1 ないし 4 のいずれかに記載の薄膜素子の製造方法。 20

## 【請求項 6】

前記成膜工程において、前記下地電極層は、前記圧電基板の表面を  $70^\circ\text{C}$  以上の温度にした状態で成膜され、前記主電極層は、前記圧電基板の表面を  $50^\circ\text{C}$  以下の温度にした状態で成膜される、請求項 1 ないし 5 のいずれかに記載の薄膜素子の製造方法。

## 【請求項 7】

前記下地電極層は、前記圧電基板上に形成される第 1 の下地電極層と前記第 1 の下地電極層上に形成される第 2 の下地電極層とを備え、前記成膜工程において、前記第 1 の下地電極層は、前記圧電基板の表面を  $70^\circ\text{C}$  以上の温度にした状態で成膜され、前記第 2 の下地電極層は、前記圧電基板の表面を  $50^\circ\text{C}$  以下の温度にした状態で成膜され、前記主電極層は、前記圧電基板の表面を  $50^\circ\text{C}$  以下の温度にした状態で成膜される、請求項 1 ないし 5 のいずれかに記載の薄膜素子の製造方法。 30

## 【請求項 8】

前記第 1 の下地電極層と前記第 2 の下地電極層とは、互いに同じ材料からなる、請求項 7 に記載の薄膜素子の製造方法。

## 【請求項 9】

前記第 1 の下地電極層と前記第 2 の下地電極層とは、ともに、Ti を主成分とする、請求項 8 に記載の薄膜素子の製造方法。

## 【発明の詳細な説明】 40

## 【0001】

## 【発明の属する技術分野】

この発明は、弾性表面波素子のような薄膜素子の製造方法に関するもので、特に、薄膜素子に蒸着法によって形成される薄膜からなる電極の形成方法に関するものである。

## 【0002】

## 【従来の技術】

この発明にとって興味ある薄膜素子の代表的なものとして、弾性表面波素子がある。

## 【0003】

弾性表面波素子は、周知のように、機械的振動エネルギーが固体表面付近にのみ集中して伝搬する弾性表面波を利用した電子部品であり、一般に、圧電性を有する圧電基板と、こ 50

の圧電基板上に薄膜をもって形成された、信号を印加または取り出すためのインタディジタル電極および／またはグレーディング電極のような電極とを備えている。

【0004】

このような弾性表面波素子において、電極材料としては、電気抵抗率が低く、比重の小さいAlまたはAl系合金を用いるのが一般的である。

【0005】

しかしながら、Alは耐ストレスマイグレーション性が悪く、大きな電力を投入すると、電極にヒロックやボイドが発生し、やがては、電極が短絡または断線して、弾性表面波素子が破壊に至ることがある。

【0006】

上述した問題の解決を図るため、電極の成膜法として、イオンビームスパッタを用い、結晶配向性を向上させることによって、耐ストレスマイグレーション性ひいては耐電力性を向上させる方法が、特開平7-162255号公報において提案されている（第1の従来技術）。

【0007】

また、Alをエピタキシャル成長させることによって、結晶方位を一定方向に配向させ、それによって、耐ストレスマイグレーション性ひいては耐電力性を向上させる方法が、特開平8-48511号公報において提案されている（第2の従来技術）。

【0008】

また、特開平6-6178号公報には、結晶粒が小さいほど、電極の耐電力性が優れることが記載されている（第3の従来技術）。

【0009】

また、WO99/16168公報には、インタディジタル電極に用いるAl膜を単結晶とすることによって、耐ストレスマイグレーション性ひいては耐電力性を向上させることが記載されている（第4の従来技術）。

【0010】

さらに、オーム社発行、日本学術振興会弾性波素子技術第150委員会編「弾性波素子技術ハンドブック」（第267頁）には、AlにCuを添加することによって、耐電力性が向上することが記載されている（第5の従来技術）。

【0011】

【発明が解決しようとする課題】

しかしながら、第1および第3の従来技術では、近年の高周波化および大電力化には十分に対応できず、高周波用途や大電力用途に向けられるとき、耐電力性が不十分であるという問題がある。

【0012】

また、第2の従来技術によって結晶性の良好なエピタキシャル膜が得られるのは、実質的に水晶基板上だけである。圧電性が大きく、広帯域が要求されるフィルタ等において有利に用いられている、LiTaO<sub>3</sub> またはLiNbO<sub>3</sub> 等の圧電単結晶からなる基板上では、第2の従来技術によって結晶性の良好なエピタキシャル膜を得ることが困難であり、したがって、第2の従来技術は、LiTaO<sub>3</sub> またはLiNbO<sub>3</sub> 基板を備える弾性表面波素子に対しては、実質的に適用不可能である。

【0013】

第4および第5の従来技術によれば、なるほど、耐電力性を向上させることが可能ではあるが、未だ十分なレベルには達していない。

【0014】

同様の問題は、弾性表面波素子以外の薄膜素子、すなわち、圧電基板と、圧電基板上に薄膜をもって形成された電極とを備える、薄膜素子を製造する場合にも遭遇する。

【0015】

そこで、この発明の目的は、上述したような問題を解決しながら、結晶配向性の良好な電極をより確実に得ることができる、薄膜素子の製造方法を提供しようとすることである。

10

20

30

40

50

## 【0016】

## 【課題を解決するための手段】

本件発明者は、たとえば $\text{LiTaO}_3$  基板または $\text{LiNbO}_3$  基板のような圧電基板上で、蒸着法によって、たとえば $\text{Ti}$ からなる下地電極層を成膜した後、 $\text{Al}$ からなる主電極層を成膜すると、主電極層がエピタキシャル成長し、かつ双晶構造となることを見出した。

## 【0017】

双晶構造を持つエピタキシャル膜は、後述するように、単結晶に比べて機械的強度を高くすることができ、そのため、塑性変形が起きにくく、弾性表面波素子においてしばしば問題となるストレスマイグレーションによる電極破壊が起きにくいという大きなメリットがある。

10

## 【0018】

さらに、成膜中の圧電基板の電位、より正確には、圧電基板を保持する金属製のホルダの電位について、種々検討を重ねた結果、圧電基板の電位をフロート電位にすることによって、より高品質の主電極層を成膜できることを見出し、この発明をなすに至ったものである。

## 【0019】

この発明は、圧電基板と、圧電基板上に薄膜をもって形成された電極とを備え、電極は、 $\text{Al}$ を主成分とする主電極層と、主電極層と圧電基板との間に設けられる、主電極層の結晶性を向上させるための下地電極層とを備える、薄膜素子の製造方法に向けられるものであって、次のように構成を備えることを特徴としている。

20

## 【0020】

すなわち、この発明に係る薄膜素子の製造方法は、圧電基板を用意する工程と、圧電基板上に、蒸着法によって、下地電極層および主電極層を順次成膜する工程とを備えながら、上述の成膜工程において、圧電基板をフロート電位にすることを特徴としている。

## 【0021】

この発明は、特に、弾性表面波素子の製造方法に有利に適用される。

## 【0022】

上述の圧電基板は、 $\text{LiNbO}_3$  または $\text{LiTaO}_3$  の単結晶からなるものであることが好ましい。

30

## 【0023】

また、下地電極層は、 $\text{Ti}$ を主成分として含むことが好ましい。

## 【0024】

また、成膜工程において、主電極層は、双晶構造を有するエピタキシャル膜となるように成膜されることが好ましい。

## 【0025】

また、成膜工程において、下地電極層は、圧電基板の表面を $70^\circ\text{C}$ 以上の温度にした状態で成膜され、主電極層は、圧電基板の表面を $50^\circ\text{C}$ 以下の温度にした状態で成膜されることが好ましい。

## 【0026】

下地電極層は、圧電基板上に形成される第1の下地電極層と第1の下地電極層上に形成される第2の下地電極層とを備えていてもよい。この場合、成膜工程において、第1の下地電極層は、圧電基板の表面を $70^\circ\text{C}$ 以上の温度にした状態で成膜され、第2の下地電極層は、圧電基板の表面を $50^\circ\text{C}$ 以下の温度にした状態で成膜され、主電極層は、圧電基板の表面を $50^\circ\text{C}$ 以下の温度にした状態で成膜されることが好ましい。

40

## 【0027】

上述の場合、第1の下地電極層と第2の下地電極層とは、ともに、たとえば $\text{Ti}$ を主成分とするなど、互いに同じ材料からなることが好ましい。

## 【0028】

## 【発明の実施の形態】

50

図 1 は、この発明の一実施形態による製造方法を実施して得られた薄膜素子の一例としての弾性表面波素子 1 の一部を示す断面図であり、圧電基板 2 上に電極 3 が形成された部分を示している。

【0029】

圧電基板 2 は、 $\text{LiTaO}_3$  または  $\text{LiNbO}_3$  の単結晶から構成される。圧電基板 2 上には、薄膜をもって電極 3 が形成される。

【0030】

電極 3 は、 $\text{Al}$  または  $\text{Al}$  系合金のように  $\text{Al}$  を主成分とする主電極層 4 を備えている。主電極層 4 と圧電基板 2 との間には、主電極層 4 の結晶性を向上させるための下地電極層 5 が設けられる。下地電極層 5 は、たとえば、 $\text{Ti}$  を主成分としている。

10

【0031】

このような弾性表面波素子 1 を製造するため、圧電基板 2 を用意し、この圧電基板 2 上に、蒸着法によって、下地電極層 5 を成膜し、次いで、下地電極層 5 上に、主電極層 4 を成膜する各工程が実施され、さらに、電極 3 に対してインタディジタル形状を与えるため、フォトリソグラフィ技術およびドライエッチング技術が適用される。

【0032】

このようにして、主電極層 4 において、好ましくは、双晶構造を有するエピタキシャル膜が形成される。この双晶構造を有するエピタキシャル膜は、次のような原理に従って形成されるものと説明することができる。

【0033】

圧電基板 2 の表面には、通常、研磨等による厚さ数  $\text{nm}$  の加工変質層が形成され、この加工変質層が、エピタキシャル成長を阻害してしまうことがある。そのため、下地電極層 5 を形成する工程の前に、この加工変質層を除去し、圧電基板 2 の表面に結晶面を露出させ、それによってエピタキシャル成長を可能とするための処理を圧電基板 2 に施しておくことが好ましい。このような処理の結果、圧電基板 2 の表面は、エピタキシャル成長に必要な結晶配列情報の伝達が可能な状態になる。

20

【0034】

上述の加工変質層を除去するための処理としては、たとえば、酸処理によるエッチング処理、イオンエッチング、化学機械研磨、スクラバ洗浄等を適用することができる。

【0035】

上述した加工変質層を取り除いた結果、圧電基板 2 の表面は、区面をテラスとした非常に微小な階段状構造となる。図 3 (a) において白抜きの円によって図解的に示すように、この区面 6 の最表面は、酸素原子 7 が、 $0.297 \text{ nm}$  間隔に並んでいる状態となっている。

30

【0036】

次いで、上述のように酸素原子 7 が配列された圧電基板 2 の区面 6 上に、下地電極層 5 が成膜される。下地電極層 5 を形成するため、たとえば、最小原子間隔が  $0.292 \text{ nm}$  の六方最密構造の  $\text{Ti}$  を成膜すると、図 3 (b) において濃度の比較的高い網かけを施した円によって図解的に示すように、 $\text{Ti}$  原子 8 の結晶の  $(001)$  面が圧電基板 2 の区面 6 に平行になる方向にエピタキシャル成長する。

40

【0037】

図 3 (b) に示すように、 $\text{Ti}$  原子 8 の最小原子間隔は、たとえば  $\text{LiNbO}_3$  基板からなる圧電基板 2 の区面 6 における酸素原子 7 の最小原子間隔にほぼ一致するため、結晶性が非常に良好な  $\text{Ti}$  薄膜を得ることができる。

【0038】

$\text{Ti}$  原子 8 は、酸素原子 7 と結び付きやすく、また、その最小原子間隔が、 $\text{Al}$  の最小原子間隔よりも、圧電基板 2 としての  $\text{LiNbO}_3$  基板上の酸素原子 7 の間隔に近いので、 $\text{Al}$  を主成分とする主電極層 4 を圧電基板 2 上に直接成膜するよりも、良好な結晶性が得られる。なお、図 3 (b) に示した  $\text{Ti}$  原子 8 の原子配列は、その  $(001)$  面の最下面の原子配列を示している。

50

## 【0039】

次いで、下地電極層5上にAlを主成分とする主電極層4が形成される。より詳細には、最小原子間隔が0.286nmで面心立方構造のAlを、Ti原子8が配列された下地電極層5上に成膜すると、図8(c)において濃度の比較的低い網かけを施した円によって図解的に示すように、Al原子9の結晶の(111)面がTiの(001)面に平行になるようにエピタキシャル成長する。

## 【0040】

この結果、図8(c)に示すように、Al原子9の入り方によって、圧電基板2のZ軸方向に延びる軸を回転軸として、互いに180°回転させたような2種の結晶方位を持った結晶構造を有する主電極層4が成膜される。このような結晶構造は、一般に双晶と呼ばれる。上述の2種の結晶方位は、それぞれ、1/2の確率で現れ、得られた主電極層4は、太い破線10で示すような位置に結晶粒界すなわち双晶面を有する多結晶となる。

## 【0041】

なお、図8では、図示を簡単化するため、Ti原子8を1原子層分だけ図示したが、実際には、数ないし数100の原子層が形成される。

## 【0042】

図8(c)において、Al結晶の(200)、(020)および(002)方向が矢印で示されている。なお、実際には、これらの軸は、図8(c)の紙面上にはなく、約35°紙面より手前側に向いている。

## 【0043】

このようにして、図1に示すように、たとえばLiNbO<sub>3</sub>基板からなる圧電基板2上に、そのZ面6(図8参照)に平行に(111)面が成長した、双晶構造を有するエピタキシャル膜としての主電極層4を得ることができる。

## 【0044】

一般に、Alを主成分とする電極における結晶粒界の存在は、弾性表面波素子の耐電力性を劣化させると言われている。これは、ストレスマイグレーションによって、結晶粒界を通じて、Alが自己拡散し、ヒロックやボイドと呼ばれる欠陥が成長するからである。しかしながら、上述のようにして得られた双晶構造すなわち多結晶の主電極層4にあっては、結晶粒界は1原子間隔以下であり、この結晶粒界を通じての自己拡散は実質的に起こらない。

## 【0045】

一方、金属の機械的強度については、単結晶よりは多結晶の方が高い。これは、金属の塑性変形メカニズムによる。すなわち、塑性変形は、外力(弾性表面波素子の分野にあっては、圧電効果による振動)等による結晶のすべり変形を生じさせるが、単結晶では、最も活動しやすいすべり系の活動だけで引き起こされるのに対し、多結晶では、複数のすべり系の活動が要求されることに起因する(参考文献:丸善「金属便覧」改訂5版・第337~348頁)。このようなことから、塑性変形の起きにくさは、ストレスマイグレーションのよる電極破壊の起きにくさにもつながり、粒径の小さい電極構造が高い耐電力性をもたらす。

## 【0046】

これらのことから、主電極層4を、双晶構造を持つ配向膜とすることによって、結晶粒界を通じての電極構成原子の自己拡散によるヒロックやボイドの成長を防ぐ効果と、塑性変形のしにくさに起因する高耐ストレスマイグレーション性とを併せ持つ、非常に耐電力性に優れたものとしてすることができる。

## 【0047】

この発明では、上述した下地電極層5および主電極層4の蒸着による成膜において、圧電基板2はフロート電位にされることを特徴としている。なお、圧電基板2は電気絶縁体であるので、正確には、圧電基板2を成膜工程において保持する金属製のホルダ(図示せず。)を接地せずに電氣的にフロート状態にしておき、成膜工程を実施するということである。

10

20

30

40

50

## 【0048】

上述のように、成膜工程において、圧電基板2をフロート電位にすることにより、成膜中の圧電基板2の表面電位が安定し、高品質の、すなわち、結晶配向性に優れたエピタキシャル膜を成膜することができ、高い耐ストレスマイグレーション性を有する主電極層4を得ることができる。

## 【0049】

なお、成膜中の圧電基板2の表面電位を安定させるには、圧電基板2を接地電位にするとも考えられるが、後述する実験例の説明からわかるように、圧電基板2を接地電位にする場合に比べて、フロート電位にする方が、主電極層4に対して、より良好な結晶配向性を与えることができ、それゆえ、より高い耐ストレスマイグレーション性を与えることができ、したがって、得られた弾性表面波素子1において、より高い耐電力性を与えることができる。

10

## 【0050】

下地電極層5および主電極層4の成膜において、下地電極層5は、圧電基板2の表面を70℃以上の温度にする加熱成膜によって形成され、主電極層4は、圧電基板2の表面を50℃以下の温度にする低温成膜によって形成されることが好ましい。

## 【0051】

上述のように、下地電極層5を加熱成膜することによって、結晶成長に必要なエネルギーが十分に供給され、下地電極層5において、高配向膜を得ることができる。そして、この下地電極層5を下地として、主電極層4を低温成膜によって形成すれば、主電極層4の成膜時に、Alと下地電極層5に含まれるTi等の材料との相互拡散が生じないようにすることができ、主電極層4を、高配向膜であり、かつ双晶構造を有するエピタキシャル多結晶膜とすることがより容易である。なお、主電極層4の形成において、加熱成膜を適用すると、エピタキシャル成長が阻害されてしまうことがあり、したがって、主電極層4を形成するにあたっては、前述したように、50℃以下の低温成膜を適用することが好ましい。

20

## 【0052】

下地電極層5の形成のための加熱成膜において適用される温度が高いほど、得られた下地電極層5の結晶性が良好になるが、この成膜温度を高くし過ぎると、焦電性が原因となり、圧電基板2の割れが生じる危険性が高まる。そのため、実用的には、この成膜温度は300℃以下とすることが望ましい。

30

## 【0053】

他方、主電極層4の形成のための低温成膜において、50℃以下の温度であれば、Alのエピタキシャル成長が可能であるが、0℃未満では、特殊な冷却機構を必要とする場合があり、この場合には、著しいコストアップを招くため、実用的には、主電極層4のための低温成膜は、0℃以上の温度で実施されることが好ましい。

## 【0054】

なお、図1には図示しないが、電極3の上面および側面を覆うように、電気絶縁性の薄膜が形成されていてもよい。

## 【0055】

図2は、この発明の他の実施形態による製造方法を実施して得られた薄膜素子の一例としての弾性表面波素子11の一部を示す断面図であり、図1に相当する図である。図2において、図1に示した要素に相当する要素には同様の参照符号を付し、重複する説明は省略する。

40

## 【0056】

図2に示した弾性表面波素子11は、電極3に備える下地電極層5が、圧電基板2上に形成される第1の下地電極層5aと第1の下地電極層5a上に形成される第2の下地電極層5bとを備えることを特徴としている。この実施形態では、第1および第2の下地電極層5aおよび5bは、互いに同じ材料からなり、たとえば、ともに、Tiを主成分とするものである。

50

## 【0057】

フロート電位にされた圧電基板2上に、第1の下地電極層5a、第2の下地電極層5bおよび主電極層4を順次蒸着法によって成膜するにあたって、第1の下地電極層5aは、圧電基板2の表面を70℃以上の温度にする加熱成膜によって形成され、第2の下地電極層5bは、圧電基板2の表面を50℃以下の温度にする低温成膜によって形成され、主電極層4は、圧電基板2の表面を50℃以下の温度にする低温成膜によって形成されることが好ましい。

## 【0058】

上述のように、第1の下地電極層5aと主電極層4との間に、第2の下地電極層5bを位置させるのは、次の理由による。

10

## 【0059】

前述したように、第1の下地電極層5aは、加熱成膜によって形成されるため、成膜後の第1の下地電極層5aの表面には、たとえば真空チャンバ内の残留ガスが原因となって数原子層の酸化層が形成され、その上に形成される主電極層4の結晶性をわずかながら悪化させることがある。そこで、加熱成膜によって形成された第1の下地電極層5aの上に、第2の下地電極層5bを低温成膜によって形成すれば、主電極層4を形成すべき面となる第2の下地電極層5bにおいて、第1の下地電極層5aが有する高配向性を保ちながら、より清浄な結晶面を与えることができる。

## 【0060】

この第2の実施形態のように、第1の下地電極層5aと主電極層4との間に、第2の下地電極層5bを位置させるようにすれば、図1を参照して説明した実施形態の場合よりも、主電極層4の結晶性をより良好にすることができる。

20

## 【0061】

この発明に係る薄膜素子の製造方法の一例としての弾性表面波素子の製造方法を、具体的な実験例に基づいて以下に説明する。

## 【0062】

## (実験例1)

実験例1では、図1に示した構造を有する弾性表面波素子1としての弾性表面波フィルタを作製した。

## 【0063】

まず、36° Y-XカットのLiTaO<sub>3</sub> 単結晶からなる圧電基板2を用意した。

30

## 【0064】

次に、圧電基板2上に、電子ビーム蒸着法により、Tiからなる下地電極層5を、成膜温度70℃にて厚さ10nmとなるように成膜し、真空中で温度50℃以下になるまで冷却した。

## 【0065】

上述の冷却後、続いて、Alからなる主電極層4を、150nmの厚さとなるように成膜した。

## 【0066】

このような電極3の成膜工程において、圧電基板2を保持する金属製のホルダをフロート電位にした場合(実施例1)と接地電位にした場合(比較例1)との各々について試料を作製した。

40

## 【0067】

このようにして得られた実施例1および比較例1の各々に係る主電極層4のX線回折極点図を評価したところ、実施例1では、比較例1に比べて、よりシャープな対称スポットが観測され、より結晶性の良好なエピタキシャル膜が得られていることが確認された。実施例1に係る主電極層4のX線回折極点図が図4に示されている。

## 【0068】

次に、電極3を、フォトリソグラフィ技術およびドライエッチング技術を用いてインタディジタル形状に加工し、それによって、弾性表面波素子1としての弾性表面波フィルタを

50



得た。

【0069】

実施例1に係る弾性表面波フィルタと比較例1に係る弾性表面波フィルタとの耐電力性の比較を行なったところ、実施例1は、比較例1に比べて、一定電力を加えたときの故障発生時間が長くなった。

【0070】

(実験例2)

実験例2では、図2に示した構造を有する弾性表面波素子11としての弾性表面波フィルタを作製した。

【0071】

まず、 $88.5^\circ$  Y-XカットのLiTaO<sub>3</sub> 単結晶からなる圧電基板2を用意した。

【0072】

次に、圧電基板2上に、電子ビーム蒸着法により、Tiからなる第1の下地電極層5aを、成膜温度180℃にて厚さ10nmとなるように形成し、真空中で温度50℃以下になるまで冷却した。

【0073】

上述の冷却後、続いて、第1の下地電極層5aと同一材料のTiからなる第2の下地電極層5bを、50℃以下の成膜温度にて厚さ10nmとなるように形成した。

【0074】

続いて、Alからなる主電極層4を、50℃以下の成膜温度にて150nmの厚さとなるように形成した。

【0075】

このような電極8の成膜工程において、圧電基板2を保持する金属製のホルダをフロート電位にした場合(実施例2)と接地電位にした場合(比較例2)との各々について試料を作製した。

【0076】

このようにして得られた実施例2および比較例2の各々に係る主電極層4について、X線の入射方位を主電極層4の(200)入射として、X線回折極点図を評価したところ、実施例2では、比較例2に比べて、より高強度のシャープな対称スポットが観測された。極点図の最大強度を比較したところ、比較例2では180cpsであったのに対し、実施例2では350cpsというように、ほぼ2倍の最大強度を示した。このようにして、実施例2によれば、より結晶性の良好なエピタキシャル膜が得られていることが確認された。実施例2に係る主電極層4についてのX線回折極点図が図5に示されている。

【0077】

なお、上述のAl(200)入射のX線回折極点図において、Al(111)単結晶膜からの回折像は、3回対称スポットとなることが知られている。他方、この実施例2では、図5に示すように、6つのスポットが検出された。このことは、主電極層4を構成する膜が、2つの単結晶ドメインが存在する双晶構造を持ったエピタキシャル膜であることを意味している。なお、図示しないが、比較例2でも、6つのスポットが検出されたが、前述したように、実施例2のスポットは、比較例2のスポットに比べて、より高強度でありかつシャープであった。

【0078】

次に、電極8を、フォトリソグラフィ技術およびドライエッチング技術を用いて、インタデジタル形状に加工し、それによって、弾性表面波素子11としての弾性表面波フィルタを得た。

【0079】

この弾性表面波フィルタの耐電力性を評価したところ、実施例2によれば、比較例2に比べて、一定電力を加えたときの故障発生時間を極めて長くすることができた。

【0080】

この発明は、以上説明したような弾性表面波素子の製造方法に限らず、他の薄膜素子の製

10

20

30

40

50

造方法に対しても適用することができる。

【0081】

【発明の効果】

以上のように、この発明に係る薄膜素子の製造方法によれば、Alを主成分とする主電極層と、主電極層と圧電基板との間に設けられる、主電極層の結晶性を向上させるための下地電極層とを備える、電極を、蒸着法によって圧電基板上に成膜するにあたって、圧電基板をフロート電位にするようにしているのも、成膜中の圧電基板の表面電位が安定し、高品質の、すなわち、結晶配向性に優れたエピタキシャル膜を成膜することができ、主電極層の耐ストレスマイグレーション性を高めることができる。したがって、薄膜素子の耐電力性を高めることができ、この発明が弾性表面波素子の製造方法に適用された場合には、高い耐電力性を有する弾性表面波素子を得ることができる。

10

【0082】

この発明において、圧電基板として、 $\text{LiNbO}_3$  または  $\text{LiTaO}_3$  の単結晶からなるものを用いると、圧電基板の圧電性が大きいので、薄膜素子が弾性表面波フィルタ等を構成する場合、その広帯域化が可能になるとともに、主電極層において、双晶構造を有するエピタキシャル膜を実現することが容易になる。

【0083】

この発明において、下地電極層が、圧電基板の表面を70℃以上の温度にして成膜されるようにすると、下地電極層の成膜において、結晶成長に必要なエネルギーが十分に供給され、下地電極層において、高配向膜を得ることができる。そして、この下地電極層を下地として、主電極層が、圧電基板の表面を50℃以下の温度にして成膜されるようにすると、主電極層の成膜時に、Alと下地電極層に含まれる材料との相互拡散が生じないようにすることができ、主電極層を、高配向膜であり、かつ双晶構造を有するエピタキシャル多結晶膜とすることがより容易である。

20

【0084】

また、この発明において、下地電極層が、圧電基板上に形成される第1の下地電極層と第1の下地電極層上に形成される第2の下地電極層とを備え、成膜工程において、第1の下地電極層が、圧電基板の表面を70℃以上の温度にした状態で成膜され、第2の下地電極層が、圧電基板の表面を50℃以下の温度にした状態で成膜され、主電極層が、圧電基板の表面を50℃以下の温度にした状態で成膜されるようにすると、第1の下地電極層が加熱成膜によって形成されたために、その表面に酸化層が形成されても、第2の下地電極層によって、高配向性を保ちながら、主電極層の形成のためのより清浄な結晶面を与えることができ、主電極層の結晶性をより良好なものとするることができる。

30

【図面の簡単な説明】

【図1】この発明の一実施形態による製造方法を実施して得られた弾性表面波素子1の断面図である。

【図2】この発明の他の実施形態による製造方法を実施して得られた弾性表面波素子1の一部を示す断面図である。

【図3】図1に示した圧電基板2の表面に形成された図6の平面図であり、(a)は、その上に配列される酸素原子7を図解的に示し、(b)は、さらにその上に配列されるTi原子8を示し、(c)は、さらにその上に配列されるAl原子9を図解的に示している。

40

【図4】この発明の実施例1に係る主電極層のX線回折極点図である。

【図5】この発明の実施例2に係る主電極層のX線回折極点図である。

【符号の説明】

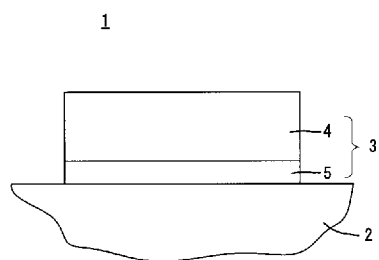
- 1, 11 弾性表面波素子
- 2 圧電基板
- 3 電極
- 4 主電極層
- 5 下地電極層

50

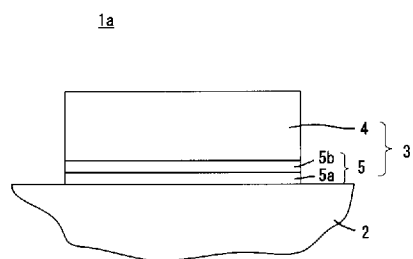
5 a 第 1 の下地電極層

5 b 第 2 の下地電極層

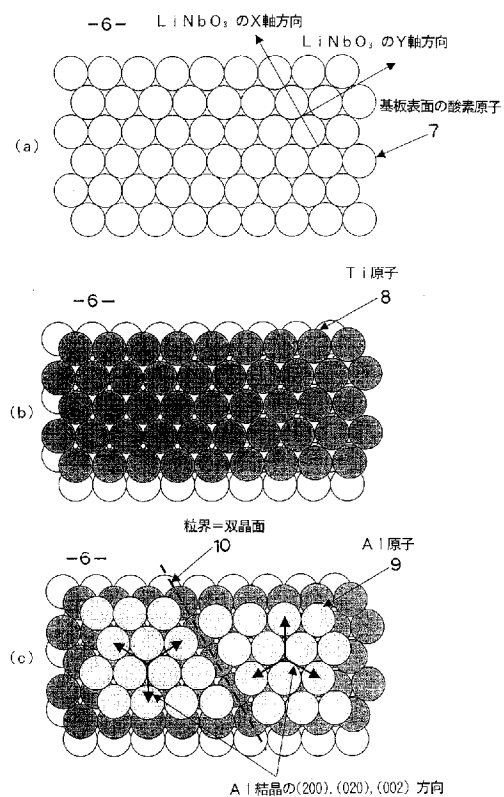
【図 1】



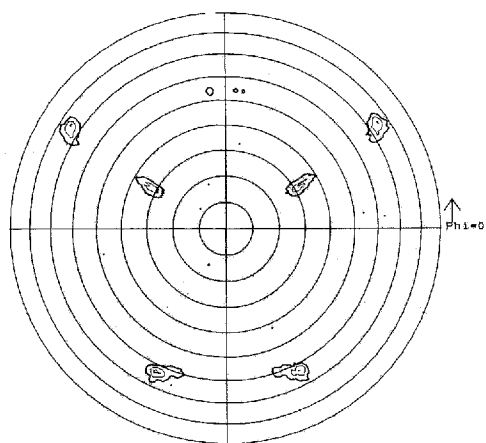
【図 2】



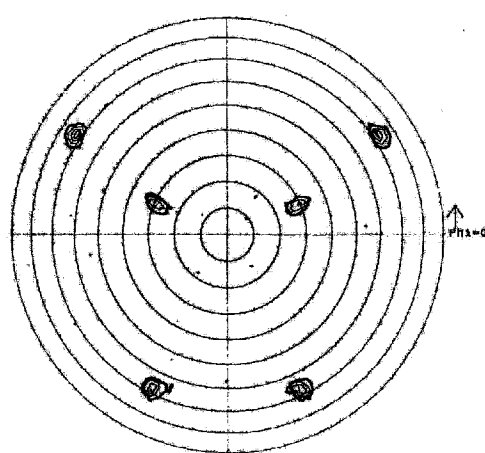
【図 3】



【図 4】



【図 5】



# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2004-056355

(43)Date of publication of application : 19.02.2004

---

(51)Int.Cl. H03H 3/08

H01L 41/09

H01L 41/18

H01L 41/22

H03H 9/145

---

(21)Application number : 2002-  
209486

(71)Applicant : MURATA MFG CO LTD

(22)Date of filing : 18.07.2002 (72)Inventor : NAKAGAWARA OSAMU

---

(54) MANUFACTURING METHOD OF THIN FILM ELEMENT



(57)Abstract:

PROBLEM TO BE SOLVED: To solve the problem of prior arts that there is still room for further improvement in the crystallinity of an Al electrode layer depending on a potential applied to a piezoelectric substrate when the film of a ground electrode layer whose principal component is Ti is deposited on a piezoelectric substrate by the vapor deposition method and the film of a main electrode layer whose principal component is Al is deposited to improve the crystallinity of the main electrode layer.

SOLUTION: When films of the ground electrode layer 5 and the main electrode layer 4 are deposited on the piezoelectric substrate 2 by the vapor deposition method, a float potential is applied to the piezoelectric substrate 2 so as to stabilize the surface potential of the piezoelectric substrate 2.

---

## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's  
decision of rejection]

[Kind of final disposal of application  
other than the examiner's decision of  
rejection or application converted  
registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's  
decision of rejection]

[Date of requesting appeal against  
examiner's decision of rejection]

[Date of extinction of right]

\* NOTICES \*

**JPO and NCIP are not responsible for any damages caused by the use of this translation.**

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

CLAIMS

---

[Claim(s)]

[Claim 1]

It is the manufacture approach of a thin film equipped with a substrate electrode layer to have a piezo-electric substrate and the electrode formed with the thin film on said piezo-electric substrate, and for said electrode raise the crystallinity of said main-electrode layer established between the main-electrode layer which uses aluminum as a principal component, and said main-electrode layer and said piezo-electric substrate,

The process which prepares said piezo-electric substrate,

The process which carries out sequential membrane formation of said substrate electrode layer and said main-electrode layer with vacuum deposition on said piezo-electric substrate

Preparation,

The manufacture approach of a thin film characterized by making said piezo-electric substrate into float potential in said membrane formation process.

[Claim 2]

The manufacture approach of a thin film according to claim 1 that the thin film concerned is a surface acoustic element.

[Claim 3]

Said piezo-electric substrate is LiNbO<sub>3</sub>. Or LiTaO<sub>3</sub> The manufacture approach of a thin film according to claim 1 or 2 which consists of a single crystal.

[Claim 4]

Said substrate electrode layer is the manufacture approach of a thin film according to claim 1 to 3 which contains Ti as a principal component.

[Claim 5]

It is the manufacture approach of a thin film according to claim 1 to 4 formed so that it may become the epitaxial film with which said main-electrode layer has twin crystal structure in said membrane formation process.

[Claim 6]

It is the manufacture approach of a thin film according to claim 1 to 5 formed by forming said substrate electrode layer in said membrane formation process where the front face of said piezo-electric substrate is made into the temperature of 70 degrees C or more after said main-electrode layer has made the front face of said piezo-electric substrate the temperature of 50 degrees C or less.

[Claim 7]

Said substrate electrode layer is equipped with the 1st substrate electrode layer formed on said piezo-electric substrate, and the 2nd substrate electrode layer formed on said 1st substrate electrode layer, and sets it at said membrane formation process. Said 1st substrate electrode layer is formed where the front face of said piezo-electric substrate is made into the temperature of 70 degrees C or more. Said 2nd substrate electrode layer It is the manufacture approach of a thin film according to claim 1 to 5 formed by forming membranes where the front face of said piezo-electric substrate is made into the temperature of 50 degrees C or less after said main-electrode layer has made the front face of said piezo-electric substrate the temperature of 50 degrees C or less.

[Claim 8]

Said 1st substrate electrode layer and said 2nd substrate electrode layer are the manufacture approach of a thin film according to claim 7 which consists of the



same ingredient mutually.

[Claim 9]

Both said 1st substrate electrode layer and said 2nd substrate electrode layer are the manufacture approach of a thin film according to claim 8 which uses Ti as a principal component.

---

[Translation done.]

\* NOTICES \*

**JPO and NCIP are not responsible for any damages caused by the use of this translation.**

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

## DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention]

This invention relates to the formation approach of the electrode which consists of a thin film especially formed in a thin film by vacuum deposition about the manufacture approach of a thin film like a surface acoustic element.

[0002]

[Description of the Prior Art]

A surface acoustic element is one of typical things of a thin film interesting for this invention.

[0003]

Surface acoustic elements are the electronic parts which used the surface acoustic wave which mechanical oscillation energy concentrates only near a solid-state front face, and spreads as everyone knows, and are equipped with an electrode like the INTADIJITARU electrode for impressing or taking out a signal generally formed with the thin film on the piezo-electric substrate which has piezoelectric, and this piezo-electric substrate, and/or a grating electrode.

[0004]

In such a surface acoustic element, as an electrode material, electrical resistivity is low and it is common to use small aluminum or aluminum system alloy of specific gravity.

[0005]

However, if stress migration-proof nature is bad and switches on big power, as for aluminum, a hillock and a void may occur in an electrode, \*\* and an electrode may be short-circuited or disconnected soon, and a surface acoustic element may result in destruction.

[0006]

In order to aim at solution of the problem mentioned above, the approach stress migration-proof \*\*\*\*\* raises power-proof nature is proposed in JP,7-162255,A by raising a crystal stacking tendency, using an ion beam spatter as a method of forming an electrode (the 1st conventional technique).

[0007]

Moreover, by carrying out epitaxial growth of the aluminum, the orientation of the crystal orientation is made to carry out in the fixed direction, and the approach stress migration-proof \*\*\*\*\* raises power-proof nature is proposed by it in JP,3-48511,A (the 2nd conventional technique).

[0008]

Moreover, it is indicated by JP,6-6173,A that the power-proof nature of an electrode is excellent, so that crystal grain is small (the 3rd conventional technique).

[0009]

Moreover, it is indicated by WO99/16168 official report by using as a single crystal aluminum film used for an INTADIJITARU electrode that stress migration-proof \*\*\*\*\* raises power-proof nature (the 4th conventional technique).

[0010]

Furthermore, it is indicated by the volume Ohm-Sha issuance and for 150th committee of the Japan Society for the Promotion of Science elastic wave component technique "an elastic wave component technical handbook" (the 267th page) by adding Cu to aluminum that power-proof nature improves (the 5th conventional technique).

[0011]

[Problem(s) to be Solved by the Invention]

However, with the 1st and 3rd conventional techniques, when it cannot fully respond to RF-izing in recent years and large electrification but is turned to a RF application or a large power application, there is a problem that power-proof nature is inadequate.

[0012]

Moreover, it is only the Xtal substrate top substantially that a crystalline good epitaxial film is obtained by the 2nd conventional technique. LiTaO<sub>3</sub> advantageously used in the filter with which piezoelectric is large and a broadband is demanded Or LiNbO<sub>3</sub> etc. -- obtaining a crystalline good epitaxial film with the 2nd conventional technique on the substrate which consists of a piezo-electric single crystal -- difficult -- therefore, the 2nd conventional technique -- LiTaO<sub>3</sub> Or LiNbO<sub>3</sub> To a surface acoustic element equipped with a substrate, it is unapplicable ability substantially.

[0013]

According to the 4th and 5th conventional techniques, it is possible indeed to raise power-proof nature, but still sufficient level is not reached.

[0014]

The same problem encounters, also when manufacturing a thin film equipped with thin films other than a surface acoustic element, i.e., a piezo-electric

substrate, and the electrode formed by having a thin film on the piezo-electric substrate.

[0015]

Then, the object of this invention is offering the manufacture approach of a thin film the good electrode of a crystal stacking tendency being obtained more certainly, solving a problem which was mentioned above.

[0016]

[Means for Solving the Problem]

This artificer is LiTaO<sub>3</sub>. A substrate or LiNbO<sub>3</sub> It found out a main-electrode layer growing epitaxially and becoming twin crystal structure with vacuum deposition, on a piezo-electric substrate like a substrate, if the main-electrode layer which consists of aluminum is formed after forming the substrate electrode layer which consists of Ti.

[0017]

The epitaxial film with twin crystal structure has the big merit that a mechanical strength can be made high compared with a single crystal, therefore plastic deformation cannot break out easily, and the electrode destruction by the stress migration which often poses a problem in a surface acoustic element cannot break out easily so that it may mention later.

[0018]

Furthermore, more, about the potential of the piezo-electric substrate under membrane formation, and the potential of the metal holder which holds a piezo-electric substrate to accuracy, as a result of repeating examination variously, it comes to make a header and this invention for the ability of the main-electrode layer of high quality to be formed more by making potential of a piezo-electric substrate into float potential.

[0019]

It is characterized by being turned to the manufacture approach of a thin film equipped with a substrate electrode layer equipping this invention with a piezo-electric substrate and the electrode formed by having a thin film on the piezo-

electric substrate, and for an electrode raising the crystallinity of a main-electrode layer established between the main-electrode layer which uses aluminum as a principal component, and a main-electrode layer and a piezo-electric substrate, and having a configuration as follows.

[0020]

That is, the manufacture approach of the thin film concerning this invention is characterized by making a piezo-electric substrate into float potential in an above-mentioned membrane formation process, having the process which prepares a piezo-electric substrate, and the process which carries out sequential membrane formation of a substrate electrode layer and the main-electrode layer with vacuum deposition on a piezo-electric substrate.

[0021]

This invention is especially applied in favor of the manufacture approach of a surface acoustic element.

[0022]

An above-mentioned piezo-electric substrate is  $\text{LiNbO}_3$ . Or  $\text{LiTaO}_3$  It is desirable that it is what consists of a single crystal.

[0023]

Moreover, as for a substrate electrode layer, it is desirable that Ti is included as a principal component.

[0024]

Moreover, as for a main-electrode layer, in a membrane formation process, it is desirable that membranes are formed so that it may become the epitaxial film which has twin crystal structure.

[0025]

Moreover, in a membrane formation process, a substrate electrode layer is formed where the front face of a piezo-electric substrate is made into the temperature of 70 degrees C or more, and as for a main-electrode layer, it is desirable that membranes are formed where the front face of a piezo-electric substrate is made into the temperature of 50 degrees C or less.

[0026]

The substrate electrode layer may be equipped with the 1st substrate electrode layer formed on a piezo-electric substrate, and the 2nd substrate electrode layer formed on the 1st substrate electrode layer. In this case, in a membrane formation process, the 1st substrate electrode layer is formed where the front face of a piezo-electric substrate is made into the temperature of 70 degrees C or more, the 2nd substrate electrode layer is formed where the front face of a piezo-electric substrate is made into the temperature of 50 degrees C or less, and as for a main-electrode layer, it is desirable that membranes are formed where the front face of a piezo-electric substrate is made into the temperature of 50 degrees C or less.

[0027]

As for consisting of the same ingredient mutually, in an above-mentioned case, it is desirable that both the 1st substrate electrode layer and the 2nd substrate electrode layer use Ti as a principal component etc.

[0028]

[Embodiment of the Invention]

Drawing 1 is the sectional view showing a part of surface acoustic element 1 as an example of the thin film obtained by enforcing the manufacture approach by 1 operation gestalt of this invention, and shows the part by which the electrode 3 was formed on the piezo-electric substrate 2.

[0029]

The piezo-electric substrate 2 is LiTaO<sub>3</sub>. Or LiNbO<sub>3</sub> It consists of single crystals. On the piezo-electric substrate 2, an electrode 3 is formed with a thin film.

[0030]

The electrode 3 is equipped with the main-electrode layer 4 which uses aluminum as a principal component like aluminum or aluminum system alloy. Between the main-electrode layer 4 and the piezo-electric substrate 2, the substrate electrode layer 5 for raising the crystallinity of the main-electrode layer 4 is formed. The substrate electrode layer 5 is using Ti as the principal

component.

[0031]

In order to manufacture such a surface acoustic element 1, the piezo-electric substrate 2 is prepared, and on this piezo-electric substrate 2, by vacuum deposition, the substrate electrode layer 5 is formed, and subsequently to the substrate electrode layer 5 top, in order to carry out each process which forms the main-electrode layer 4 and to give an INTADIJITARU configuration to an electrode 3 further, a photolithography technique and a dry etching technique are applied.

[0032]

Thus, in the main-electrode layer 4, the epitaxial film which has twin crystal structure is formed preferably. The epitaxial film which has this twin crystal structure can be explained to be what is formed according to the following principles.

[0033]

In the front face of the piezo-electric substrate 2, a damaged layer with a thickness [ by polish etc. ] of several nm is formed, and this damaged layer may usually check epitaxial growth. Therefore, it is desirable to process to the piezo-electric substrate 2 for removing this damaged layer, exposing the crystal face on the front face of the piezo-electric substrate 2, and making epitaxial growth possible by it in front of the process which forms the substrate electrode layer 5. The front face of the piezo-electric substrate 2 will be in the condition which can transmit crystalline array information required for epitaxial growth as a result of such processing.

[0034]

As processing for removing an above-mentioned damaged layer, the etching processing by acid treatment, ion etching, chemical machinery polish, scrubber washing, etc. are applicable, for example.

[0035]

As a result of removing the damaged layer mentioned above, the front face of the

piezo-electric substrate 2 serves as very minute stair-like structure which made the Zth page the terrace. As the circle of void shows drawing 3 (a) in illustration, the Zth page of the outermost surface of 6 is in this condition that the oxygen atom 7 is located in a line with 0.297nm spacing.

[0036]

Subsequently, the substrate electrode layer 5 is formed on Zth page 6 of the piezo-electric substrate 2 with which the oxygen atom 7 was arranged as mentioned above. If the minimum atom spacing forms Ti of hexagonal close-packed structure by 0.292 nm in order to form the substrate electrode layer 5 for example, the field (001) of the crystal of the Ti atom 8 will grow epitaxially in the direction of the piezo-electric substrate 2 which becomes in parallel with 6 the Zth page so that the circle which gave comparatively high shading of concentration in drawing 3 (b) may show in illustration.

[0037]

As shown in drawing 3 (b), the minimum atom spacing of the Ti atom 8 is  $\text{LiNbO}_3$ . Since it is mostly in agreement with the minimum atom spacing of the oxygen atom [ in / the Zth page / 6 ] 7 of the piezo-electric substrate 2 which consists of a substrate, crystallinity can obtain very good Ti thin film.

[0038]

The Ti atom 8 tends to be connected with the oxygen atom 7, and the minimum atom spacing is  $\text{LiNbO}_3$  as a piezo-electric substrate 2 from the minimum atom spacing of aluminum. Since it is close to spacing of the oxygen atom 7 on a substrate, good crystallinity is acquired rather than it forms directly the main-electrode layer 4 which uses aluminum as a principal component on the piezo-electric substrate 2. In addition, the atomic arrangement of the Ti atom 8 shown in drawing 3 (b) shows the atomic arrangement of the lowest side of the (001) field.

[0039]

Subsequently, the main-electrode layer 4 which uses aluminum as a principal component is formed on the substrate electrode layer 5. More, in a detail, if the



minimum atom spacing forms aluminum of face centered cubic structure by 286 nm on 0. substrate [ in which the Ti atom 8 was arranged ] electrode layer 5, it will grow epitaxially so that the circle which gave comparatively low shading of concentration in drawing 3 (c) may show in illustration, and the field (111) of the crystal of the aluminum atom 9 may become in parallel with the field (001) of Ti. [0040]

Consequently, as shown in drawing 3 (c), the main-electrode layer 4 which has the crystal structure with two sorts of crystal orientation which rotated 180 degrees mutually is formed depending on how by setting a revolving shaft as the shaft prolonged in Z shaft orientations of the piezo-electric substrate 2. [ the aluminum atom 9 ] Generally such the crystal structure is called twin crystal. Two sorts of above-mentioned crystal orientation appears in one half of probabilities, respectively, and the obtained main-electrode layer 4 serves as polycrystal which has the grain boundary, i.e., a twin plane, in a location as shown with the thick broken line 10.

[0041]

In addition, although the Ti atom 8 was illustrated by one atomic layer in drawing 3 in order to simplify a graphic display, a number thru/or several 100 atomic layer are formed actually.

[0042]

In drawing 3 (c), (200) and (020) (002) the direction of aluminum crystal are shown by the arrow head. In addition, actually, these shafts do not exist on the space of drawing 3 (c), and have turned to the near side from about 35-degree space.

[0043]

Thus, it is  $\text{LiNbO}_3$  as shown in drawing 1 . On the piezo-electric substrate 2 which consists of a substrate, the main-electrode layer 4 as an epitaxial film which has the twin crystal structure with which the Zth page (111) of a field grew up to be parallel 6 (refer to drawing 3 ) can be obtained.

[0044]

It is said that existence of the grain boundary in the electrode which uses aluminum as a principal component generally degrades the power-proof nature of a surface acoustic element. This is because the defect to which aluminum carries out a self-diffusion and is called a hillock and a void by the stress migration through a grain boundary grows. However, if it is in the twin crystal structure 4, i.e., the main-electrode layer of polycrystal, acquired as mentioned above, the grain boundary is below 1 atom spacing, and the self-diffusion which leads this grain boundary does not happen substantially.

[0045]

On the other hand, about a metal mechanical strength, the polycrystal is more expensive than a single crystal. This is based on a metal plastic deformation mechanism. That is, although plastic deformation produces skid deformation of the crystal by external force (oscillation by the piezo-electric effect if it is in the field of a surface acoustic element) etc., it originates in the activity of two or more skid systems being required with polycrystal in a single crystal to being caused only by the activity of the skid system which is the easiest to work (reference: the 5th edition of the Maruzen "metal handbook" revision, the 337-343rd page).

Since it is such, the difficulty of occurring of plastic deformation is connected also with the difficulty of occurring of the electrode destruction which a stress migration depends, and brings about power-proof nature with the high electrode structure where particle size is small.

[0046]

It can consider as the thing having the effectiveness which protects from these things growth of the hillock by the self-diffusion of the electrode configuration atom which leads a grain boundary by using the main-electrode layer 4 as the orientation film with twin crystal structure, or a void, and the stress migration-proof [ quantity ] nature resulting from the difficulty of carrying out of plastic deformation which was dramatically excellent in power-proof nature.

[0047]

In this invention, it is characterized by making the piezo-electric substrate 2 into

float potential in membrane formation by vacuum evaporation of the substrate electrode layer 5 mentioned above and the main-electrode layer 4. In addition, since the piezo-electric substrate 2 is an electric insulator, I hear that it is electrically changed into the float condition, without grounding the metal holder (not shown) which holds the piezo-electric substrate 2 in a membrane formation process, and carries out a membrane formation process to accuracy, and it is in it.

[0048]

As mentioned above, in a membrane formation process, by making the piezo-electric substrate 2 into float potential, the surface potential of the piezo-electric substrate 2 under membrane formation can be stabilized, it is high quality, namely, the epitaxial film excellent in the crystal stacking tendency can be formed, and the main-electrode layer 4 which has high stress migration-proof nature can be obtained.

[0049]

In addition, although making the piezo-electric substrate 2 into touch-down potential is also considered in order to stabilize the surface potential of the piezo-electric substrate 2 under membrane formation The direction which makes the piezo-electric substrate 2 float potential compared with the case where it is made touch-down potential receives the main-electrode layer 4 so that explanation of the example of an experiment mentioned later may show. Higher power-proof nature can be given in the surface acoustic element 1 which could give the better crystal stacking tendency, and could give so more high stress migration-proof nature, therefore was obtained.

[0050]

In membrane formation of the substrate electrode layer 5 and the main-electrode layer 4, the substrate electrode layer 5 is formed of the heating membrane formation which makes the front face of the piezo-electric substrate 2 the temperature of 70 degrees C or more, and it is [ the main-electrode layer 4 ] desirable to be formed with the low dental-curing film which makes the front face

of the piezo-electric substrate 2 the temperature of 50 degrees C or less.

[0051]

As mentioned above, by carrying out heating membrane formation of the substrate electrode layer 5, energy required for crystal growth is fully supplied, and the high orientation film can be obtained in the substrate electrode layer 5. And if the main-electrode layer 4 is formed with the low dental-curing film by making this substrate electrode layer 5 into a substrate, it is more easy to consider as the epitaxial polycrystal film which the counter diffusion of aluminum and ingredients, such as Ti contained in the substrate electrode layer 5, can be prevented from being generated, and is high orientation film about the main-electrode layer 4, and has twin crystal structure at the time of membrane formation of the main-electrode layer 4. In addition, in formation of the main-electrode layer 4, in checking epitaxial growth, therefore forming the main-electrode layer 4, if heating membrane formation is applied, as mentioned above, it is desirable to apply the low dental-curing film 50 degrees C or less.

[0052]

The crystallinity of the obtained substrate electrode layer 5 becomes good so that the temperature applied in the heating membrane formation for formation of the substrate electrode layer 5 is high, but if this membrane formation temperature is made high too much, pyroelectricity will become a cause and the danger that the crack of the piezo-electric substrate 2 will arise will increase. Therefore, as for this membrane formation temperature, it is desirable to consider as 300 degrees C or less practical.

[0053]

On the other hand, in the low dental-curing film for formation of the main-electrode layer 4, in order to need a special cooler style at less than 0 degree C and to cause a remarkable cost rise in this case although the epitaxial growth of aluminum is possible if it is 50 degrees C or less in temperature, it is desirable [ the low dental-curing film for the main-electrode layer 4 ] to carry out at the temperature of 0 degrees C or more practical.

[0054]

In addition, although not illustrated to drawing 1 , the thin film of electric insulation may be formed so that the top face and side face of an electrode 3 may be covered.

[0055]

Drawing 2 is the sectional view showing a part of surface acoustic element 11 as an example of the thin film obtained by enforcing the manufacture approach by other operation gestalten of this invention, and is drawing equivalent to drawing 1 . In drawing 2 , the same reference mark is given to the element equivalent to the element shown in drawing 1 , and the overlapping explanation is omitted.

[0056]

The surface acoustic element 11 shown in drawing 2 is characterized by equipping the substrate electrode layer 5 with which an electrode 3 is equipped with 2nd substrate electrode layer 5b formed on 1st substrate electrode layer 5a formed on the piezo-electric substrate 2, and 1st substrate electrode layer 5a. With this operation gestalt, the 1st and 2nd substrate electrode layers 5a and 5b consist of the same ingredient mutually, for example, both use Ti as a principal component.

[0057]

On the piezo-electric substrate 2 made into float potential, it hits forming 1st substrate electrode layer 5a, 2nd substrate electrode layer 5b, and the main-electrode layer 4 with vacuum deposition one by one. 1st substrate electrode layer 5a It is formed of the heating membrane formation which makes the front face of the piezo-electric substrate 2 the temperature of 70 degrees C or more. 2nd substrate electrode layer 5b It is formed with the low dental-curing film which makes the front face of the piezo-electric substrate 2 the temperature of 50 degrees C or less, and, as for the main-electrode layer 4, it is desirable to be formed with the low dental-curing film which makes the front face of the piezo-electric substrate 2 the temperature of 50 degrees C or less.

[0058]

As mentioned above, locating 2nd substrate electrode layer 5b between 1st substrate electrode layer 5a and the main-electrode layer 4 is based on the following reason.

[0059]

As mentioned above, since 1st substrate electrode layer 5a is formed of heating membrane formation, it may worsen slightly the crystallinity of the main-electrode layer 4 which the residual gas in a vacuum chamber becomes a cause, and the oxidizing zone of a number atomic layer is formed, and is formed on it in the front face of 1st substrate electrode layer 5a after membrane formation. Then, if 2nd substrate electrode layer 5b is formed with the low dental-curing film on 1st substrate electrode layer 5a formed of heating membrane formation, the purer crystal face can be given in 2nd substrate electrode layer 5b used as the field which should form the main-electrode layer 4, maintaining the tropism of your kind consideration which 1st substrate electrode layer 5a has.

[0060]

Like this 2nd operation gestalt, if it is made to locate 2nd substrate electrode layer 5b between 1st substrate electrode layer 5a and the main-electrode layer 4, the crystallinity of the main-electrode layer 4 can be made more more than the case of the operation gestalt explained with reference to drawing 1 into fitness.

[0061]

The manufacture approach of the surface acoustic element as an example of the manufacture approach of the thin film concerning this invention is explained below based on the concrete example of an experiment.

[0062]

(Example 1 of an experiment)

In the example 1 of an experiment, the surface acoustic wave filter as a surface acoustic element 1 which has the structure shown in drawing 1 was produced.

[0063]

First, LiTaO<sub>3</sub> of 36-degreeY-X cut The piezo-electric substrate 2 which consists of a single crystal was prepared.

[0064]

Next, it cooled until it formed the substrate electrode layer 5 which consists of Ti so that it might become 10nm in thickness at the membrane formation temperature of 70 degrees C, and it became the temperature of 50 degrees C or less in the vacuum with electron beam vacuum deposition on the piezo-electric substrate 2.

[0065]

The main-electrode layer 4 which consists of aluminum after above-mentioned cooling was formed so that it might become the thickness of 150nm.

[0066]

In the membrane formation process of such an electrode 3, the sample was produced about each with the case (example 1 of a comparison) where the metal holder holding the piezo-electric substrate 2 is made into the case (example 1) where it is made float potential, and touch-down potential.

[0067] <BR> When the X diffraction pole figure of the main-electrode layer 4 concerning each of the example 1 acquired by doing in this way and the example 1 of a comparison was evaluated, in the example 1, compared with the example 1 of a comparison, the more sharp symmetry spot was observed and it was checked that the crystalline good epitaxial film is obtained more. The X diffraction pole figure of the main-electrode layer 4 concerning an example 1 is shown in drawing 4 .

[0068]

Next, the electrode 3 was processed into the INTADIJITARU configuration using the photolithography technique and the dry etching technique, and the surface acoustic wave filter as a surface acoustic element 1 was obtained by it.

[0069]

When power-proof nature of the surface acoustic wave filter concerning an example 1 and the surface acoustic wave filter concerning the example 1 of a comparison was compared, failure generating time amount when an example 1 applies fixed power compared with the example 1 of a comparison became long.

[0070]

(Example 2 of an experiment)

In the example 2 of an experiment, the surface acoustic wave filter as a surface acoustic element 11 which has the structure shown in drawing 2 was produced.

[0071]

First, LiTaO<sub>3</sub> of 38.5-degreeY-X cut The piezo-electric substrate 2 which consists of a single crystal was prepared.

[0072]

Next, it cooled until it formed 1st substrate electrode layer 5a which consists of Ti so that it might become 10nm in thickness at the membrane formation temperature of 180 degrees C, and it became the temperature of 50 degrees C or less in the vacuum with electron beam vacuum deposition on the piezo-electric substrate 2.

[0073]

2nd substrate electrode layer 5b which consists of Ti of the same ingredient as 1st substrate electrode layer 5a after above-mentioned cooling was formed so that it might become 10nm in thickness at the membrane formation temperature of 50 degrees C or less.

[0074]

Then, the main-electrode layer 4 which consists of aluminum was formed so that it might become the thickness of 150nm at the membrane formation temperature of 50 degrees C or less.

[0075]

In the membrane formation process of such an electrode 3, the sample was produced about each with the case (example 2 of a comparison) where the metal holder holding the piezo-electric substrate 2 is made into the case (example 2) where it is made float potential, and touch-down potential.

[0076]

Thus, about the main-electrode layer 4 concerning each of the acquired example 2 and the example 2 of a comparison, considering incidence bearing of an X-ray



as incidence (200) of the main-electrode layer 4, when the X diffraction pole figure was evaluated, in the example 2, the symmetry spot with more sharp high intensity was observed compared with the example 2 of a comparison. When the maximum reinforcement of a pole figure was measured, the example 2 showed the twice [ about ] as many maximum reinforcement as this like 350cps to having been 180cps in the example 2 of a comparison. Thus, according to the example 2, it was checked that the crystalline good epitaxial film is obtained more. The X diffraction pole figure about the main-electrode layer 4 concerning an example 2 is shown in drawing 5 .

[0077]

In addition, in the X diffraction pole figure of above-mentioned aluminum (200) incidence, it is known that the diffraction figure from aluminum (111) single crystal film will serve as a symmetry spot 3 times. On the other hand, in this example 2, as shown in drawing 5 , six spots were detected. This means that it is the epitaxial film in which the film which constitutes the main-electrode layer 4 had the twin crystal structure where two single crystal domains existed. In addition, although are not illustrated, and six spots were detected also in the example 2 of a comparison, as mentioned above, compared with the spot of the example 2 of a comparison, the spot of an example 2 was high intensity more, and sharp.

[0078]

Next, the electrode 3 was processed into the INTADIJITARU configuration using the photolithography technique and the dry etching technique, and the surface acoustic wave filter as a surface acoustic element 11 was obtained by it.

[0079]

When the power-proof nature of this surface acoustic wave filter was evaluated, according to the example 2, compared with the example 2 of a comparison, failure generating time amount when applying fixed power was able to be lengthened extremely.

[0080]

This invention is applicable also not only to the manufacture approach of a surface acoustic element which was explained above but the manufacture approach of other thin films.

[0081]

[Effect of the Invention]

As mentioned above, the main-electrode layer which uses aluminum as a principal component according to the manufacture approach of the thin film concerning this invention, Since it is made to make a piezo-electric substrate into float potential in forming an electrode equipped with the substrate electrode layer for raising the crystallinity of a main-electrode layer established between a main-electrode layer and a piezo-electric substrate on a piezo-electric substrate with vacuum deposition The surface potential of the piezo-electric substrate under membrane formation can be stabilized, it is high quality, namely, the epitaxial film excellent in the crystal stacking tendency can be formed, and the stress migration-proof nature of a main-electrode layer can be raised. Therefore, when the power-proof nature of a thin film can be raised and this invention is applied to the manufacture approach of a surface acoustic element, the surface acoustic element which has high power-proof nature can be obtained.

[0082]

It sets to this invention and is  $\text{LiNbO}_3$  as a piezo-electric substrate. Or  $\text{LiTaO}_3$  While that broadband-ization will be attained when a thin film constitutes a surface acoustic wave filter etc. since piezoelectric [ of a piezo-electric substrate ] is large if what consists of a single crystal is used, in a main-electrode layer, it becomes easy to realize the epitaxial film which has twin crystal structure.

[0083]

In this invention, if a substrate electrode layer makes the front face of a piezo-electric substrate the temperature of 70 degrees C or more and is formed, in membrane formation of a substrate electrode layer, energy required for crystal growth is fully supplied, and the high orientation film can be obtained in a substrate electrode layer. And it is more easy to consider as the epitaxial

polycrystal film which counter diffusion with the ingredient contained in aluminum and a substrate electrode layer at the time of membrane formation of a main-electrode layer can be prevented from being generated by making this substrate electrode layer into a substrate when a main-electrode layer makes the front face of a piezo-electric substrate the temperature of 50 degrees C or less and is formed, and is high orientation film about a main-electrode layer, and has twin crystal structure.

[0084]

Moreover, a substrate electrode layer is equipped with the 1st substrate electrode layer formed on a piezo-electric substrate, and the 2nd substrate electrode layer formed on the 1st substrate electrode layer in this invention, and it sets at a membrane formation process. The 1st substrate electrode layer is formed where the front face of a piezo-electric substrate is made into the temperature of 70 degrees C or more. If the 2nd substrate electrode layer is formed where the front face of a piezo-electric substrate is made into the temperature of 50 degrees C or less, and a main-electrode layer is formed where the front face of a piezo-electric substrate is made into the temperature of 50 degrees C or less Since the 1st substrate electrode layer was formed of heating membrane formation, even if an oxidizing zone is formed in the front face By the 2nd substrate electrode layer, maintaining the tropism of your kind consideration, the purer crystal face for formation of a main-electrode layer can be given, and the crystallinity of a main-electrode layer can be made better.

[Brief Description of the Drawings]

[Drawing 1] It is the sectional view of the surface acoustic element 1 obtained by enforcing the manufacture approach by 1 operation gestalt of this invention.

[Drawing 2] It is the sectional view showing a part of surface acoustic element 11 obtained by enforcing the manufacture approach by other operation gestalten of this invention.

[Drawing 3] The Ti atom 8 with which the oxygen [ which was formed in the front face of the piezo-electric substrate 2 shown in drawing 1 ] atom 7 with which the

Zth page is the top views of 6 and (a) is arranged on it is shown in illustration, and (b) is further arranged on it is shown, and (c) shows in illustration the aluminum atom 9 further arranged on it.

[Drawing 4] It is the X diffraction pole figure of the main-electrode layer concerning the example 1 of this invention.

[Drawing 5] It is the X diffraction pole figure of the main-electrode layer concerning the example 2 of this invention.

[Description of Notations]

1 11 Surface acoustic element

2 Piezo-electric Substrate

3 Electrode

4 Main-Electrode Layer

5 Substrate Electrode Layer

5a The 1st substrate electrode layer

5b The 2nd substrate electrode layer

---

[Translation done.]

\* NOTICES \*

**JPO and NCIP are not responsible for any damages caused by the use of this translation.**

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

---

DESCRIPTION OF DRAWINGS

---

[Brief Description of the Drawings]

[Drawing 1] It is the sectional view of the surface acoustic element 1 obtained by enforcing the manufacture approach by 1 operation gestalt of this invention.

[Drawing 2] It is the sectional view showing a part of surface acoustic element 11 obtained by enforcing the manufacture approach by other operation gestalten of this invention.

[Drawing 3] The Ti atom 8 with which the oxygen [ which was formed in the front face of the piezo-electric substrate 2 shown in drawing 1 ] atom 7 with which the Zth page is the top views of 6 and (a) is arranged on it is shown in illustration, and (b) is further arranged on it is shown, and (c) shows in illustration the aluminum atom 9 further arranged on it.

[Drawing 4] It is the X diffraction pole figure of the main-electrode layer concerning the example 1 of this invention.

[Drawing 5] It is the X diffraction pole figure of the main-electrode layer concerning the example 2 of this invention.

[Description of Notations]

1 11 Surface acoustic element

2 Piezo-electric Substrate

3 Electrode

4 Main-Electrode Layer

5 Substrate Electrode Layer

5a The 1st substrate electrode layer

5b The 2nd substrate electrode layer

---

[Translation done.]

\* NOTICES \*

JPO and NCIP are not responsible for any  
damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

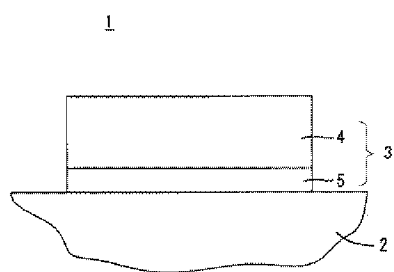
---

## DRAWINGS

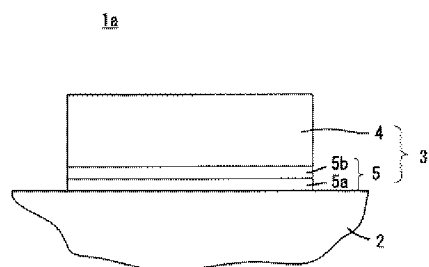
---

[Drawing 1]

---

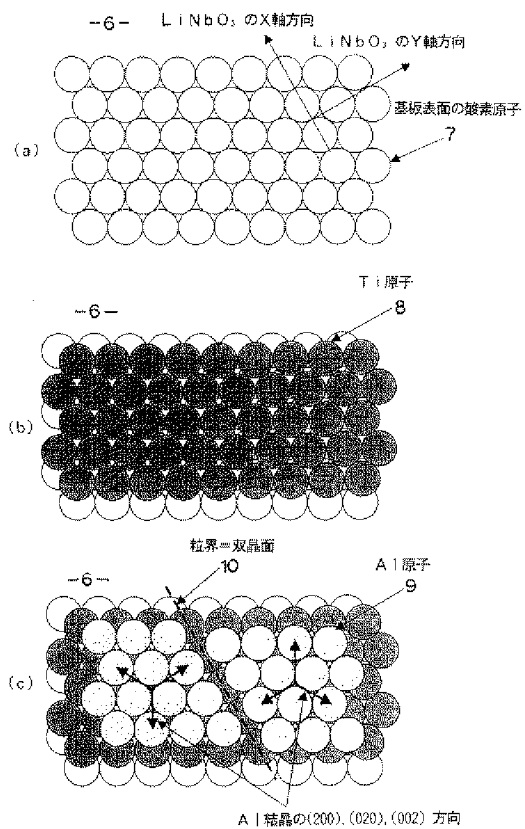


[Drawing 2]

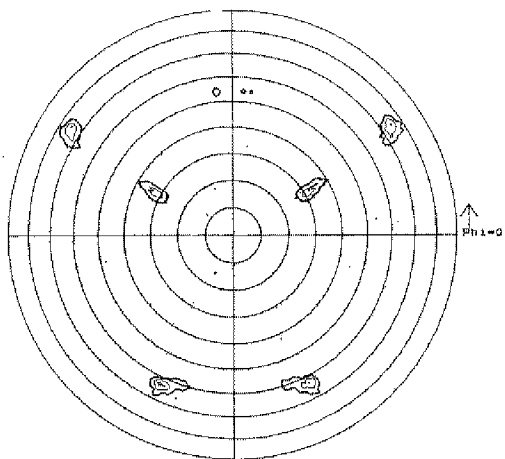


---

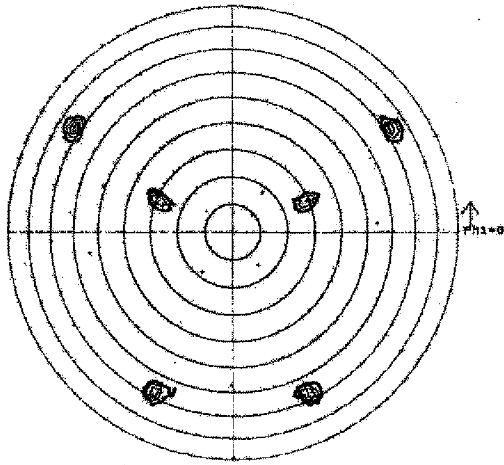
[Drawing 3]



[Drawing 4]



[Drawing 5]



---

[Translation done.]